PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2003-204284

(43)Date of publication of application: 18.07.2003

(51)Int.CI.

H04B 1/44

(21)Application number: 2002-310012

(71)Applicant: MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing:

24.10.2002

(72)Inventor: URYU KAZUHIDE

ISHIZAKI TOSHIO **NAKAKUBO HIDEAKI**

YAMADA TORU

(30)Priority

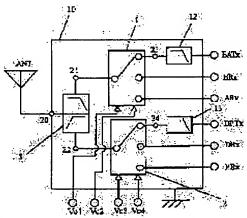
Priority number : 2001332192

Priority date: 30.10.2001

Priority country: JP

(54) HIGH FREQUENCY SWITCH AND HIGH FREQUENCY RADIO EQUIPMENT

PROBLEM TO BE SOLVED: To provide a small-sized high frequency switch of four different frequency bands. SOLUTION: The high frequency switch is provided with a first switch circuit for switching a transmission terminal EATx utilized for the transmission of first and second frequency bands, a first reception terminal ERx utilized for the reception of the first frequency band and a second reception terminal ARx utilized for the reception of the second frequency band, a second switch circuit for switching the transmission terminal DPTx utilized for the transmission of third and fourth frequency bands, a third reception terminal DRx utilized for the reception of the third frequency band and a fourth reception terminal PRx utilized for the reception of the fourth frequency band, a branching means 3 constituted of a lowpass filter (LPF) passing through the first and second frequency bands and a high-pass filter (HPF) passing through the third and fourth frequency bands, and first and second low-pass filters (LPFs) for reducing higher harmonic distortion by amplification at performing the transmission.



1,3 メイッグ回路(送受益労換庫等) 分权回路

LEGAL STATUS

[Date of request for examination]

18.05.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

SPEL

(19)日本国特許庁 (JP)

四公開特許公報 四

(11)特許出願公開番号

特開2003-204284

(P2003-204284A) (43)公開日 平成15年7月18日(2003.7.18)

(51) Int. Cl. 7

H04B 1/44

識別記号

FΙ

テーマコート・

(参考)

H04B 1/44

5K011

審査請求 未請求 請求項の数22 OL (全15頁)

(21)出願番号 特願2002-310012(P2002-310012)

(22) 出願日

平成14年10月24日(2002.10.24)

(31)優先権主張番号 特願2001-332192(P2001-332192)

(32)優先日

平成13年10月30日(2001.10.30)

(33)優先権主張国

日本 (JP)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

瓜生 一英 (72)発明者

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 石崎 俊雄

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 100092794

弁理士 松田 正道

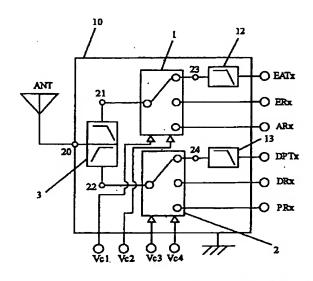
最終頁に続く

(54) 【発明の名称】高周波スイッチ、および高周波無線機器

(57) 【要約】

【課題】 小型の異なる4つの周波数帯の髙周波スイッ チを提供する。

【解決手段】 第1及び第2の周波数帯の送信に利用さ れる送信端子EATxと、第1の周波数帯の受信に利用 される第1の受信端子ERxと、第2の周波数帯の受信 に利用される第2の受信端子ARxとを切り換える第1 のスイッチ回路と、第3および第4の周波数帯の送信に 利用される送信端子DPTxと、第3の周波数帯の受信 に利用される第3の受信端子DRxと、第4の周波数帯 の受信周波数帯の受信に利用される第4の受信端子PR x とを切り換える第2のスイッチ回路と、第1及び第2 の周波数帯を通過させるローパスフィルタ(LPF)と 第3及び第4の周波数帯を通過させるハイパスフィルタ (HPF) により構成された分波手段3と、送信を行う 際の増幅による高調波歪みを低減するための第1及び第 2 のローパスフィルタ (LPF) とを備えた。



1, 2 スイッチ回路(送受信切換回路) 3 分液回路

12, 13 ローパスフィルタ (LPF)

20 アンテナ場子

21, 22, 23, 24 内部端子

【特許請求の範囲】

. . ,

【請求項1】 4つの周波数帯に対応した複数の信号経路を有する高周波スイッチであって、

前記4つの周波数帯の送信信号及び受信信号を周波数に 応じて分波する分波手段と、

前記複数の信号経路のうちのいずれかの信号経路に切り 換える、第1及び第2の送受信切換手段と、

前記信号経路中に配置された複数のフィルタと、を備 え、

前記第1及び第2の送受信切換手段が前記分波手段に接 10 続され、

前記第1の送受信切換手段は、切換対象として、前記第 1の周波数帯及び前記第2の周波数帯の送信信号のため の第1の共通の送信端と、前記第1の周波数帯の受信信 号のための第1の受信端と、前記第2の周波数帯の受信 信号のための第2の受信端とが接続されて、1入力3出 力ポートで構成されており、

前記第2の送受信切換手段は、切換対象として、前記第3の周波数帯及び前記第4の周波数帯の送信信号のための第2の共通の送信端と、前記第3の周波数帯の受信信20号のための第3の受信端と、前記第4の周波数帯の受信信号のための第4の受信端とが接続されて、1入力3出力ポートで構成されている、高周波スイッチ。

【請求項2】 前記第1及び第2の送受信切換手段の複数のダイオードのオン・オフ状態を切り換える複数の制御電源を有し、前記第1の送受信切換手段における前記第1の共通の送信端側と、前記第2の送受信切換手段における前記第4の受信端側と、が第1の共通の制御電源で制御される、請求項1記載の高周波スイッチ。

【請求項3】 前記第1及び第2の送受信切換手段の複数のダイオードのオン・オフ状態を切り換える複数の制御電源を有し、前記第1の送受信切換手段における前記第2の受信端側と、前記第2の送受信切換手段における前記第2の共通の送信端側と、が第2の共通の制御電源で制御される、請求項2記載の高周波スイッチ。

【請求項4】 前記第1の送受信切換手段は、そのアノードが前記第1の共通の送信端に接続され、そのカソードが前記分波手段に接続された第1のダイオードを有し、

前記第2の送受信切換手段は、そのアノードが前記第4 の受信端に接続され、そのカソードが前記分波手段に接 続された、第2のダイオードを有し、

前記第1のダイオードのアノードに第1のインダクタが接続され、前記第2のダイオードのアノードに第2のインダクタが接続され、

前記第1及び第2のインダクタは、第1のコンデンサを 介して接地されると共に、前記第1の共通の制御電源の ための第1の共通の制御端子に接続されている、請求項 3記載の高周波スイッチ。

【請求項5】 前記第2の送受信切換手段は、そのアノ 50 波スイッチ。

ードが前記第2の共通の送信端に接続され、そのカソードが前記分波手段に接続された第3のダイオードを有

前記第1の送受信切換手段は、そのアノードが前記第2 の受信端に接続され、そのカソードが前記分波手段に接 続された、第4のダイオードを有し、

前記第3のダイオードのアノードに第3のインダクタが接続され、前記第4のダイオードのアノードに第4のインダクタが接続され、

前記第3及び第4のインダクタは、第2のコンデンサを 介して接地されると共に、前記第2の共通の制御電源の ための第2の共通の制御端子に接続されている、請求項 4記載の高周波スイッチ。

【請求項6】 前記第1および第2の送受信切換手段、 前記複数のフィルタ、及び前記分波手段を構成する、複 数のストリップラインおよび複数のコンデンサが、電極 パターンとして複数の誘電体層上に形成され、

前記誘電体層の間に、前記複数のストリップラインおよび前記複数のコンデンサを形成するためのピアホール導体が形成され、

前記誘電体層を積層することにより形成された積層体上に、前記第1および第2の送受信切換手段、前記複数のフィルタ、及び前記分波手段を構成するための、ダイオード、コンデンサ、抵抗、インダクタの内の少なくとも一つが設置されている、請求項5に記載の高周波スイッチ。

【請求項7】 前記積層体の内部に第1の接地電極パターンが配置され、

前記第1の接地電極パターンは、前記第1のインダクタを構成する第1のストリップラインと、前記第2のインダクタを構成する第2のストリップラインとが、前記積層体の積層方向に対して、前記第1の接地電極パターンを挿み込むように、配置されている、請求項6記載の高周波スイッチ。

【請求項8】 前記積層体の内部に第2の接地電極パターンが配置され、

前記第2の接地電極パターンは、前記第3のインダクタ を構成する第3のストリップラインと、前記第4のイン ダクタを構成する第4のストリップラインとが、前記積 層体の積層方向に対して、前記第2の接地電極パターン を挿み込むように、配置されている、請求項7記載の高 周波スイッチ。

【請求項9】 前記積層体内に配置された、前記第1の接地電極パターンと前記第2の接地電極パターンとが、同一である請求項8記載の高周波スイッチ。

【請求項10】 前記第1のインダクタを構成する第1のストリップラインと、前記第2のインダクタを構成する第2のストリップラインとが、前記積層方向に対して 重ならないように配置されている、請求項6記載の高周 被2イッチ

30

【請求項11】 前記第3のインダクタを構成する第3のストリップラインと、前記第4のインダクタを構成する第4のストリップラインとが、前記積層方向に対して重ならないように配置されている、請求項6記載の高周波スイッチ。

【請求項12】 前記第1のストリップライン、前記第2のストリップライン、前記第3のストリップライン、および前記第4のストリップラインの電極幅が、前記第1のストリップライン、前記第2のストリップライン、前記第3のストリップライン、および前記第4のストリ 10ップライン以外のストリップラインの電極幅より細い、請求項8に記載の高周波スイッチ。

【請求項13】 前記第1の共通の送信端に接続される第1の送信端子電極と、

前記第2の共通の送信端に接続される第2の送信端子電極と、

前記第1の受信端、前記第2の受信端、前記第3の受信端、前記第4の受信端にそれぞれ接続される、第1の受信端子電極と、第2の受信端子電極と、第3の受信端子電極と、第4の受信端子電極と、第4の受信端子電極と、第4の受信端子電極と、第4の受信端子電極と、

前記第1及び第2の制御端子にそれぞれ接続される、第 1及び第2の制御端子電極と、

前記第1の接地電極パターンと電気的に接続された複数の接地端子電極と、が前記積層体の底面に形成され、前記第1の送信端子電極と前記第4の受信端子電極との間に、前記第1の制御端子電極が配置されている、請求項7に記載の高周波スイッチ。

【請求項14】 前記第2の送信端子電極と前記第2の 受信端子電極の間に、第2の制御端子電極が配置されて いる、請求項13に記載の高周波スイッチ。

【請求項15】 前記第1の受信端子電極と前記第2の 受信端子電極の間に、前記複数の接地端子電極のうち少 なくとも1つが配置されている、請求項13記載の高周 波スイッチ。

【請求項16】 前記第3の受信端子電極と前記第4の 受信端子電極の間に、前記複数の接地端子電極のうち少 なくとも1つが配置されている、請求項13記載の高周 波スイッチ。

【請求項17】 受信信号および送信信号のうち、所定の周波数よりも低い周波数の受信信号および送信信号と、前記所定の周波数よりも高い周波数の受信信号および送信信号とに分波するための分波手段と、

前記所定の周波数よりも低い複数の周波数帯の全部または一部の周波数帯の、送信信号を伝達するための送信経路、および前記所定の周波数よりも低い複数の周波数帯の、各周波数に応じた受信信号を伝達するための受信経路、を切換えるための第1の送受信切換手段と、

前記所定の周波数よりも高い少なくとも1つの周波数帯の全部または一部の周波数帯の、送信信号を伝達するための送信経路、および前記所定の周波数よりも高い少な

くとも1つの周波数帯の各周波数に応じた受信信号を伝達するための受信経路、を切換えるための第2の送受信切換手段と、

前記第1の送受信切換手段の切換対象となる、前記送信 経路および前記受信経路のうちのいずれか一方の経路 と、前記第2の送受信切換手段の切換対象となる、前記 送信経路および前記受信経路のうちのいずれか一方の経 路と、を同時に前記分波手段に接続するように制御する 共通の制御端子と、を備え、

前記同時に接続される、前記第1の送受信切換手段の前 記一方の経路と、前記第2の送受信切換手段の前記一方 の経路とは、送信用と受信用の関係が逆である商周波ス イッチ。

【請求項18】 受信信号および送信信号のうち、所定の周波数よりも低い周波数の受信信号および送信信号と、前記所定の周波数よりも高い周波数の受信信号および送信信号とに分波するための分波手段と、

前記所定の周波数よりも低い少なくとも1つの周波数帯の全部または一部の周波数帯の、送信信号を伝達するための送信経路、および前記所定の周波数よりも低い少なくとも1つの周波数帯の、各周波数に応じた受信信号を伝達するための受信経路、を切換えるための第1の送受信切換手段と、

前記所定の周波数よりも高い複数の周波数帯の全部または一部の周波数帯の、送信信号を伝達するための送信経路、および前記所定の周波数よりも高い複数の周波数帯の各周波数に応じた受信信号を伝達するための受信経路、を切換えるための第2の送受信切換手段と、

前記第1の送受信切換手段の切換対象となる、前記送信 経路および前記受信経路のうちのいずれか一方の経路 と、前記第2の送受信切換手段の切換対象となる、前記 送信経路および前記受信経路のうちのいずれか一方の経 路と、を同時に前記分波手段に接続するように制御する 共通の制御端子と、を備え、

前記同時に接続される、前記第1の送受信切換手段の前記一方の経路と、前記第2の送受信切換手段の前記一方の経路とは、送信用と受信用の関係が逆である髙周波スイッチ。

【請求項19】 前記共通の制御端子は、

40 前記第1の送受信切換手段の送信信号を伝達するための 送信経路と、前記第2の送受信切換手段の受信信号を伝 達するための受信経路と、を同時に前記分波手段に接続 するように制御する第1の共通の制御端子と、

前記第2の送受信切換手段の送信信号を伝達するための送信経路と、前記第1の送受信切換手段の受信信号を伝達するための受信経路と、を同時に前記分波手段に接続するように制御する第2の共通の制御端子と、を備える請求項17に記載の高周波スイッチ。

【請求項20】 前記共通の制御端子は、

めの送信経路、および前記所定の周波数よりも高い少な 50 前記第1の送受信切換手段の送信信号を伝達するための

送信経路と、前配第2の送受信切換手段の受信信号を伝達するための受信経路と、を同時に前記分波手段に接続するように制御する第1の共通の制御端子と、

前記第2の送受信切換手段の送信信号を伝達するための 送信経路と、前記第1の送受信切換手段の受信信号を伝 達するための受信経路と、を同時に前記分波手段に接続 するように制御する第2の共通の制御端子と、を備える 請求項18に記載の高周波スイッチ。

【請求項21】 請求項1から請求項20の何れかに記載の高周波スイッチと、前記高周波スイッチに接続され 10受信信号を処理する受信装置と、前記高周波スイッチ接続され、送信信号を生成する送信装置と、を備えた高周波無線機器。

【請求項22】 4つの周波数帯の送信信号及び受信信号を周波数に応じて分波する分波手段と、

前記分波手段に接続され、前記4つの周波数帯に対応し た複数の信号経路のうちのいずれかの信号経路に切り換 える、第1及び第2の送受信切換手段と、

前記信号経路中に配置された複数のフィルタと、を備える高周波スイッチを動作させる方法であって、

前記第1の送受信切換手段が、前記第1の周波数帯及び 前記第2の周波数帯の送信信号のための第1の共通の送 信端と、前記第1の周波数帯の受信信号のための第1の 受信端と、前記第2の周波数帯の受信信号のための第2 の受信端とを切り替える工程と、

前記第2の送受信切換手段が、前記第3の周波数帯及び 前記第4の周波数帯の送信信号のための第2の共通の送 信端と、前記第3の周波数帯の受信信号のための第3の 受信端と、前記第4の周波数帯の受信信号のための第4 の受信端とを切り替える工程、とを備える高周波スイッ 30 チを動作させる方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、例えば携帯電話などに用いられる高周波スイッチ、及び高周波無線機器に関するものであり、特に4つの異なるシステムで用いられる高周波スイッチ、及び高周波無線機器に関するものである。

[0002]

られる高周波スイッチが注目されている。なお、図9は、EGSM、AMPS、DCS及びPCSの対応周波数の説明図である。

【0003】そこで、従来の高周波スイッチのブロック図である図8を参照しながら、携帯電話などに利用される従来の高周波スイッチの構成および動作について説明する。従来の高周波スイッチは、送受信切換回路71、72をアンテナ(ANT)に接続するための分波回路73を備えたデュアルバンド(前述のEGSM、DCS)対応の高周波スイッチである。送受信切換回路71は、EGSMの送信を行うための送信端子Tx1およびEGSMの受信を行うための受信端子Rx1を有し、送受信切換回路72はDCSの送信を行うための受信端子Rx2を有している。

【0004】なお、上記はデュアルバンド対応の周波数スイッチを例に説明したが、トリブルバンド対応の高周波スイッチもある(例えば、特許文献1参照。)。

[0005]

20

【特許文献1】特開2000-165274号公報 【0006】

【発明が解決しようとする課題】しかしながら、今後、 4パンド化(例えばEGSM/AMPS/DCS/PC S)などの多パンド化による更なる複合化が考えられる が、その際に、回路規模が大きくなるなどの課題があっ た。

【0007】本発明は、上記従来のこのような課題を考慮し、小型の多パンド対応の高周波スイッチ、および高周波無線機器を提供することを目的とするものである。

[0008]

【課題を解決するための手段】第1の本発明は、4つの 周波数帯に対応した複数の信号経路を有する髙周波スイ ッチであって、前記4つの周波数帯の送信信号及び受信 信号を周波数に応じて分波する分波手段と、前記複数の 信号経路のうちのいずれかの信号経路に切り換える、第 1及び第2の送受信切換手段と、前記信号経路中に配置 された複数のフィルタと、を備え、前記第1及び第2の 送受信切換手段が前記分波手段に接続され、前記第1の 送受信切換手段は、切換対象として、前記第1の周波数 帯及び前記第2の周波数帯の送信信号のための第1の共 通の送信端と、前記第1の周波数帯の受信信号のための 第1の受信端と、前記第2の周波数帯の受信信号のため の第2の受信端とが接続されて、1入力3出力ポートで 構成されており、前記第2の送受信切換手段は、切換対 象として、前記第3の周波数帯及び前記第4の周波数帯 の送信信号のための第2の共通の送信端と、前記第3の 周波数帯の受信信号のための第3の受信端と、前記第4 の周波数帯の受信信号のための第4の受信端とが接続さ れて、1入力3出力ポートで構成されている、高周波ス

【0009】第2の本発明は、前記第1及び第2の送受信切換手段の複数のダイオードのオン・オフ状態を切り換える複数の制御電源を有し、前記第1の送受信切換手段における前記第1の共通の送信端側と、前記第2の送受信切換手段における前記第4の受信端側と、が第1の共通の制御電源で制御される、第1の本発明の高周波スイッチである。

【0010】第3の本発明は、前記第1及び第2の送受信切換手段の複数のダイオードのオン・オフ状態を切り換える複数の制御電源を有し、前記第1の送受信切換手 10段における前記第2の受信端側と、前記第2の送受信切換手段における前記第2の共通の送信端側と、が第2の共通の制御電源で制御される、第2の本発明の高周波スイッチである。

【0011】第4の本発明は、前記第1の送受信切換手段は、そのアノードが前記第1の共通の送信端に接続され、そのカソードが前記分波手段に接続された第1のダイオードを有し、前記第2の送受信切換手段は、そのアノードが前記第4の受信端に接続され、そのカソードが前記分波手段に接続された、第2のダイオードを有し、前記第1のダイオードのアノードに第1のインダクタが接続され、前記第1及び第2のインダクタは、第1のコンデンサを介して接地されると共に、前記第1の共通の制御電源のための第1の共通の制御端子に接続されている、第3の本発明の高周波スイッチである。

【0012】第5の本発明は、前記第2の送受信切換手段は、そのアノードが前記第2の共通の送信端に接続され、そのカソードが前記分波手段に接続された第3のダイオードを有し、前記第1の送受信切換手段は、そのアノードが前記第2の受信端に接続され、そのカソードが前記分波手段に接続された、第4のダイオードを有し、前記第3のダイオードのアノードに第3のインダクタが接続され、前記第4のダイオードのアノードに第4のインダクタが接続され、前記第3及び第4のインダクタは、第2のコンデンサを介して接地されると共に、前記第2の共通の制御電源のための第2の共通の制御端子に接続されている、第4の本発明の高周波スイッチである。

【0013】第6の本発明は、前記第1および第2の送受信切換手段、前記複数のフィルタ、及び前記分波手段を構成する、複数のストリップラインおよび複数のコンデンサが、電極パターンとして複数の誘電体層上に形成され、前記誘電体層の間に、前記複数のストリップラインおよび前記複数のコンデンサを形成するためのピアホール導体が形成され、前記誘電体層を積層することにより形成された積層体上に、前記第1および第2の送受信切換手段、前記複数のフィルタ、及び前記分波手段を構成するための、ダイオード、コンデンサ、抵抗、インダ 50

クタの内の少なくとも一つが設置されている、第5の本 発明の高周波スイッチである。

【0014】第7の本発明は、前記積層体の内部に第1の接地電極パターンが配置され、前記第1の接地電極パターンは、前記第1のインダクタを構成する第1のストリップラインと、前記第2のインダクタを構成する第2のストリップラインとが、前記積層体の積層方向に対して、前記第1の接地電極パターンを挿み込むように、配置されている、第6の本発明の高周波スイッチである。

【0015】第8の本発明は、前記積層体の内部に第2の接地電極パターンが配置され、前記第2の接地電極パターンは、前記第3のインダクタを構成する第3のストリップラインと、前記第4のインダクタを構成する第4のストリップラインとが、前記積層体の積層方向に対して、前記第2の接地電極パターンを挿み込むように、配置されている、第7の本発明の高周波スイッチである。

【0016】第9の本発明は、前記積層体内に配置された、前記第1の接地電極パターンと前記第2の接地電極パターンとが、同一である第8の本発明の高周波スイッ20 チである。

【0017】第10の本発明は、前記第1のインダクタを構成する第1のストリップラインと、前記第2のインダクタを構成する第2のストリップラインとが、前記積層方向に対して重ならないように配置されている、第6の本発明の高周波スイッチである。

【0018】第11の本発明は、前記第3のインダクタを構成する第3のストリップラインと、前記第4のインダクタを構成する第4のストリップラインとが、前記積層方向に対して重ならないように配置されている、第6の本発明の高周波スイッチである。

【0019】第12の本発明は、前記第1のストリップライン、前記第2のストリップライン、前記第3のストリップライン、および前記第4のストリップラインの電極幅が、前記第1のストリップライン、前記第2のストリップライン、および前記第4のストリップライン以外のストリップラインの電極幅より細い、第8の本発明の高周波スイッチである。

【0020】第13の本発明は、前記第1の共通の送信端に接続される第1の送信端子電極と、前記第2の共通 の送信端に接続される第2の送信端子電極と、前記第1 の受信端、前記第2の受信端、前記第3の受信端、前記第4の受信端にそれぞれ接続される、第1の受信端子電極と、第2の受信端子電極と、第3の受信端子電極と、第4の受信端子電極と、前記第1及び第2の制御端子にそれぞれ接続される、第1及び第2の制御端子電極と、前記第1の接地電極パターンと電気的に接続された複数の接地端子電極と、が前記積層体の底面に形成され、前記第1の送信端子電極と前記第4の受信端子電極との間に、前記第1の制御端子電極が配置されている、第7の 本発明の高周波スイッチである。

【0021】第14の本発明は、前記第2の送信端子電 極と前記第2の受信端子電極の間に、第2の制御端子電 極が配置されている、第13の本発明の髙周波スイッチ である。

【0022】第15の本発明は、前記第1の受信端子電 極と前記第2の受信端子電極の間に、前記複数の接地端 子電極のうち少なくとも1つが配置されている、第13 の本発明の高周波スイッチである。

【0023】第16の本発明は、前記第3の受信端子電 極と前記第4の受信端子電極の間に、前記複数の接地端 10 子電極のうち少なくとも1つが配置されている、第13 の本発明の髙周波スイッチである。

【0024】第17の本発明は、受信信号および送信信 号のうち、所定の周波数よりも低い周波数の受信信号お よび送信信号と、前記所定の周波数よりも高い周波数の 受信信号および送信信号とに分波するための分波手段 と、前記所定の周波数よりも低い複数の周波数帯の全部 または一部の周波数帯の、送信信号を伝達するための送 信経路、および前記所定の周波数よりも低い複数の周波 数帯の、各周波数に応じた受信信号を伝達するための受 20 信経路、を切換えるための第1の送受信切換手段と、前 記所定の周波数よりも高い少なくとも1つの周波数帯の 全部または一部の周波数帯の、送信信号を伝達するため の送信経路、および前記所定の周波数よりも高い少なく とも1つの周波数帯の各周波数に応じた受信信号を伝達 するための受信経路、を切換えるための第2の送受信切 換手段と、前記第1の送受信切換手段の切換対象とな る、前記送信経路および前記受信経路のうちのいずれか 一方の経路と、前記第2の送受信切換手段の切換対象と なる、前記送信経路および前記受信経路のうちのいずれ 30 か一方の経路と、を同時に前記分波手段に接続するよう に制御する共通の制御端子と、を備え、前記同時に接続 される、前記第1の送受信切換手段の前記一方の経路 と、前記第2の送受信切換手段の前記一方の経路とは、 送信用と受信用の関係が逆である高周波スイッチであ

【0025】第18の本発明は、受信信号および送信信 号のうち、所定の周波数よりも低い周波数の受信信号お よび送信信号と、前配所定の周波数よりも高い周波数の 受信信号および送信信号とに分波するための分波手段 と、前記所定の周波数よりも低い少なくとも1つの周波 数帯の全部または一部の周波数帯の、送信信号を伝達す るための送信経路、および前記所定の周波数よりも低い 少なくとも1つの周波数帯の、各周波数に応じた受信信 号を伝達するための受信経路、を切換えるための第1の 送受信切換手段と、前記所定の周波数よりも高い複数の 周波数帯の全部または一部の周波数帯の、送信信号を伝 達するための送信経路、および前記所定の周波数よりも 高い複数の周波数帯の各周波数に応じた受信信号を伝達 するための受信経路、を切換えるための第2の送受信切 50

換手段と、前記第1の送受信切換手段の切換対象とな る、前記送信経路および前記受信経路のうちのいずれか 一方の経路と、前記第2の送受信切換手段の切換対象と なる、前記送信経路および前記受信経路のうちのいずれ か一方の経路と、を同時に前記分波手段に接続するよう に制御する共通の制御端子と、を備え、前記同時に接続 される、前記第1の送受信切換手段の前記一方の経路 と、前記第2の送受信切換手段の前記一方の経路とは、 送信用と受信用の関係が逆である高周波スイッチであ る。

【0026】第19の本発明は、前記共通の制御端子 は、前記第1の送受信切換手段の送信信号を伝達するた めの送信経路と、前配第2の送受信切換手段の受信信号 を伝達するための受信経路と、を同時に前記分波手段に 接続するように制御する第1の共通の制御端子と、前記 第2の送受信切換手段の送信信号を伝達するための送信 経路と、前記第1の送受信切換手段の受信信号を伝達す るための受信経路と、を同時に前記分波手段に接続する ように制御する第2の共通の制御端子と、を備える第1 7の本発明の髙周波スイッチである。

【0027】第20の本発明は、前記共通の制御端子 は、前記第1の送受信切換手段の送信信号を伝達するた めの送信経路と、前記第2の送受信切換手段の受信信号 を伝達するための受信経路と、を同時に前記分波手段に 接続するように制御する第1の共通の制御端子と、前記 第2の送受信切換手段の送信信号を伝達するための送信 経路と、前記第1の送受信切換手段の受信信号を伝達す るための受信経路と、を同時に前記分波手段に接続する ように制御する第2の共通の制御端子と、を備える第1 8の本発明の髙周波スイッチである。

【0028】第21の本発明は、第1から第20の何れ かの本発明の髙周波スイッチと、前記髙周波スイッチに 接続され受信信号を処理する受信装置と、前記高周波ス イッチ接続され、送信信号を生成する送信装置と、を備 えた髙周波無線機器である。

【0029】第22の本発明は、4つの周波数帯の送信 信号及び受信信号を周波数に応じて分波する分波手段 と、前記分波手段に接続され、前記4つの周波数帯に対 応した複数の信号経路のうちのいずれかの信号経路に切 り換える、第1及び第2の送受信切換手段と、前記信号 経路中に配置された複数のフィルタと、を備える高周波 スイッチを動作させる方法であって、前記第1の送受信 切換手段が、前記第1の周波数帯及び前記第2の周波数 帯の送信信号のための第1の共通の送信端と、前記第1 の周波数帯の受信信号のための第1の受信端と、前記第 2の周波数帯の受信信号のための第2の受信端とを切り 替える工程と、前記第2の送受信切換手段が、前記第3 の周波数帯及び前記第4の周波数帯の送信信号のための 第2の共通の送信端と、前記第3の周波数帯の受信信号 のための第3の受信端と、前記第4の周波数帯の受信信

号のための第4の受信端とを切り替える工程、とを備える高周波スイッチを動作させる方法である。

[0030]

【発明の実施の形態】以下では、本発明にかかる実施の 形態について、図面を参照しつつ説明を行う。

【0031】(実施の形態1)初めに、主として図1を 参照しながら、本実施の形態1の高周波スイッチの構成 について説明する。なお、図1は、本実施の形態1にお ける高周波スイッチのブロック図である。

【0032】本実施の形態1の高周波スイッチ10は、10本発明の第1の周波数帯の一例であるEGSMのための周波数帯、本発明の第2の周波数帯の一例であるAMPSのための周波数帯、本発明の第3の周波数帯の一例であるDCSのための周波数帯、及び本発明の第4の周波数帯の一例であるPCSのための周波数帯、のそれぞれの送信周波数帯及び受信周波数帯を通過させる、フィルタ機能を有した4パンド対応の高周波スイッチであって、本発明の第1の送受信切換手段の一例である第1のスイッチ回路1、本発明の第2の送受信切換手段の一例である第2のスイッチ回路2、および本発明の分波手段20の一例である分波回路3を備えている。

【0033】次に、本実施の形態1の高周波スイッチ10の各手段について、さらに詳しく説明する。

【0034】分波回路3は、内部端子21、22と、ア ンテナ(ANT)に接続するためのアンテナ端子20 と、内部端子21とアンテナ端子20との間に接続され た第1及び第2の周波数帯を通過させるローパスフィル タ(LPF)と、内部端子22とアンテナ端子20との 間に接続された第3及び第4の周波数帯を通過させるハ イパスフィルタ (HPF) とを有する手段である。すな 30 わち、分波回路3は、所定の周波数よりも低い周波数の 送信信号および受信信号と、所定の周波数よりも高い周 波数の送信信号および受信信号とを分波するための構成 を有している。つまり、分波回路3は、受信信号のう ち、所定の周波数よりも低い周波数の受信信号と、所定 の周波数よりも高い周波数の受信信号とを分波し、送信 信号のうち、所定の周波数よりも低い周波数の送信信 号、および所定の周波数よりも高い周波数の送信信号、 のいずれかを1つのアンテナから送信させるための構成 を有している。

【0035】本発明の第1の送受信切換手段の一例である第1のスイッチ回路1は、第1及び第2の周波数帯の送信に利用される(二つの送信を行うために共用される)、本発明の第1の共通の送信端の一例である、送信端子EATxと、第1の周波数帯の受信に利用される第1の受信端子ERxと、第2の周波数帯の受信に利用される第2の受信端子ARxとを切り換えるため、内部端子21に接続されている。なお、第1のスイッチ回路1の内部端子23と送信端子EATxとの間には、送信端子EATxを利用して送信を行う際の増幅による高調波50

歪みを低減するための第1のローパスフィルタ(LPF) 12が挿入されている。

【0036】本発明の第2の送受信切換手段の一例である第2のスイッチ回路2は、第3および第4の周波数帯の送信に利用される(二つの送信を行うために共用される)、本発明の第2の共通の送信端の一例である、送信端子DPTxと、第3の周波数帯の受信に利用される第3の受信端子DRxと、第4の周波数帯の受信に利用される第4の受信端子PRxとを切り換えるため、内部端10 子22に接続されている。なお、第2のスイッチ回路2の内部端子24と送信端子DPTxとの間には、送信端子DPTxを利用して送信を行う際の増幅による高調波歪みを低減するための第2のローパスフィルタ(LPF)13が挿入されている。

【0037】また、第1のスイッチ回路1は複数のダイオードのオン・オフを切り換えるための制御電源端子Vc1、Vc2に接続され、第2のスイッチ回路2にも同様に複数のダイオードのオン・オフを切り換えるための制御電源端子Vc3、Vc4に接続されている。

【0038】以上の説明のように、図1に示すように、 第1のスイッチ回路1、および第2のスイッチ回路2 は、1入力3出力ボートを有して構成されている。

【0039】次に、図2を参照しながら、本実施の形態 1の高周波スイッチの各ブロックの詳細な回路構成について説明する。なお、図2は、本実施の形態1における 高周波スイッチの回路図である。

【0040】本発明の分波手段の一例である分波回路3は、インダクタL1、L2とコンデンサC1~C5で構成され、アンテナ端子20と内部端子21の間にインダクタL1とコンデンサC1が並列に接続され、内部端子21はコンデンサC2を介して接地されている。また、アンテナ端子20と内部端子22の間にはコンデンサC3とコンデンサC4が直列に接続され、コンデンサC3とコンデンサC4の接続点はインダクタL2とコンデンサC5の直列回路を介して接地されている。

【0041】第1のスイッチ回路1は、ダイオードD1~D3、インダクタL3~L8、コンデンサC6~C11及び第1、第2のスイッチ回路1、2で共通に用いられる抵抗R1で構成されている。

40 【0042】ダイオードD1はアノードが第3の内部端子23に、カソードが内部端子21に接続され、ダイオードD1に並列に、インダクタL3とコンデンサC7の直列回路が接続されている。また、ダイオードD1のアノードはインダクタL4とコンデンサC8の接続点は第1の制御電源端子Vc1に接続されている。

【0043】また、内部端子21と第1の受信端子ER xの間にはインダクタL5が接続され、内部端子21は コンデンサC6を介して接地されている。また、ダイオ

14

ードD2のアノードは第1の受信端子ERxに接続され、カソードはコンデンサC9を介して接地されると共に、インダクタL6と抵抗R1の直列回路を介して接地されている。

【0044】更に、ダイオードD3はアノードが第2の受信端子ARxに、カソードが内部端子21に接続され、ダイオードD3に並列に、インダクタL7とコンデンサC10の直列回路が接続されている。また、ダイオードD3のアノードはインダクタL8とコンデンサC11の直列回路を介して接地されると共に、インダクタL8とコンデンサC11の接続点は第2の制御電源端子Vc2に接続されている。

【0045】第2のスイッチ回路2は、ダイオードD4~D6、インダクタL9~L14、コンデンサC12~C17及び第1、第2のスイッチ回路1、2で共通に用いられる抵抗R1で構成されている。

【0046】ダイオードD4はアノードが内部端子24に、カソードが内部端子22に接続され、ダイオードD4に並列に、インダクタL9とコンデンサC13の直列回路が接続されている。また、ダイオードD4のアノー20ドはインダクタL10とコンデンサC14の直列回路を介して接地されると共に、インダクタL10とコンデンサC14の接続点は第3の制御電源端子Vc3に接続されている。

【0047】また、内部端子22と第3の受信端子DR xの間にはインダクタL11が接続され、内部端子22はコンデンサC12を介して接地されている。また、ダイオードD5のアノードは第3の受信端子DRxに接続され、カソードはコンデンサC15を介して接地されると共に、インダクタL12と抵抗R1の直列回路を介し30て接地されている。

【0048】更に、ダイオードD6はアノードが第4の受信端子PRxに、カソードが内部端子22に接続され、ダイオードD6に並列に、インダクタL13と第16のコンデンサC16の直列回路が接続されている。また、ダイオードD6のアノードはインダクタL14とコンデンサC17の直列回路を介して接地されると共に、インダクタL14とコンデンサC17の接続点は第4の制御電源端子Vc4に接続されている。

【0049】また、第1のローパスフィルタ12はイン 40 ダクタL15とコンデンサC18~C20で構成され、第4の内部端子24と送信端子EATxの間にインダクタL15とコンデンサC20の並列回路が接続され、内部端子24はコンデンサC19を介して接地され、送信端子EATxはコンデンサC18を介して接地されている。

【0050】また、第2のローパスフィルタ13はインダクタL16とコンデンサC21~C23で構成され、内部端子24と送信端子DPTxの間にインダクタL16とコンデンサC23の並列回路が接続され、内部端子50

24はコンデンサC21を介して接地され、送信端子DPTxはコンデンサC22を介して接地されている。 【0051】以上のように、端子EATxから分波回路3に至る経路、端子ERxから分波回路3に至る経路、端子ERxから分波回路3に至る経路、

端子ARxから分波回路3に至る経路、端子DPTxから分波回路3に至る経路、端子DRxから分波回路3に至る経路、端子PRxから分波回路3に至る経路は、それぞれ切換対象として分波回路3に接続され、本発明の複数の信号経路の一例に相当する。

【0052】次に本実施の形態1の高周波スイッチ10の動作について説明する。まず、EGSMまたはAMPSの送信信号を送信する場合は、第1のスイッチ回路1の第1の制御電源端子Vc1に3Vを印加し、第2の制御電源端子Vc2には0Vを印加し、第1のスイッチ回路1の内部端子21と内部端子23とを接続状態にすることにより、EGSMまたはAMPSの送信信号は第1のローパスフィルタ12、第1のスイッチ回路1、分波回路3を通過し、アンテナから信号が送信される。この際、第2のスイッチ回路2の第3の制御電源端子Vc3、第4の制御電源端子Vc4には0Vを印加する。

【0053】次に、EGSMの受信信号を受信する場合は、第1のスイッチ回路1の第1及び第2の制御電源端子Vc1、Vc2に0Vを印加し、第1のスイッチ回路1の第1の内部端子21と第1の受信端子ERxとを接続状態にすることにより、EGSMの受信信号は、アンテナから分波回路3、第1のスイッチ回路1を通過して、第1の受信端子ERxに送られる。この際、第2のスイッチ回路2の第3の制御電源端子Vc3、第4の制御電源端子Vc4には0Vを印加する。

【0054】次に、AMPSの受信信号を受信する場合は、第1のスイッチ回路1の第1の制御電源端子Vc1に0Vを印加し、第2の制御電源端子Vc2に3Vを印加し、第1のスイッチ回路1の内部端子21と第2の受信端子ARxとを接続状態にすることにより、AMPSの受信信号は、アンテナから分波回路3、第1のスイッチ回路1を通過して、第2の受信端子ARxに送られる。この際、第2のスイッチ回路2の第3の制御電源端子Vc3、第4の制御電源端子Vc4には0Vを印加する。

【0055】DCSまたはPCSの送信信号を送信する場合は、第2のスイッチ回路2の第3の制御電源端子Vc3に3Vを印加し、第4の制御電源端子Vc4には0Vを印加し、第2のスイッチ回路2の内部端子22と内部端子24とを接続状態にすることにより、DCSまたはPCSの送信信号は第2のローパスフィルタ13、第2のスイッチ回路2、分波回路3を通過し、アンテナから信号が送信される。この際、第1のスイッチ回路1の第1の制御電源端子Vc1、第2の制御電源端子Vc2には0Vを印加する。

【0056】次に、DCSの受信信号を受信する場合

は、第2のスイッチ回路2の第3及び第4の制御電源端子Vc3、Vc4に0Vを印加し、第2のスイッチ回路2の第2の内部端子22と第3の受信端子DRxとを接続状態にすることにより、DCSの受信信号は、アンテナから分波回路3、第2のスイッチ回路2を通過して、第3の受信端子DRxに送られる。この際、第1のスイッチ回路1の第1の制御電源端子Vc1、第2の制御電源端子Vc2には0Vを印加する。

【0057】次に、PCSの受信信号を受信する場合 子には、第2のスイッチ回路2の第3の制御電源端子Vc3 10 す。に0Vを印加し、第4の制御電源端子Vc4に3Vを印加し、第2のスイッチ回路2の内部端子22と第4の受信端子PRxとを接続状態にすることにより、PCSの

受信信号は、アンテナから分波回路 3、第2のスイッチ回路 2を通過して、第4の受信端子 PRxに送られる。この際、第1のスイッチ回路 1の第1の制御電源端子 Vc1、第2の制御電源端子 Vc2には0 Vを印加する。【0058】以上のように、第1の制御電源端子 Vc1から第4の制御電源端子 Vc4に制御電圧をオン、オフすることにより、本実施の形態の高周波スイッチの状態を変更することができる。表1は、このように各制御端子に制御電圧をオンオフさせる組み合わせを一覧で示す。

[0059]

【表1】

電圧 (V)	EGSM AMPS 送信	EGSM 受信	AMPS 受信	DCS PCS 遊信	DCS 受信	PCS 受信
Vcl	3	0	0	0	0	0
Vc2	0	0	3	0	0	0
Vc3	0	0	0	3	0	0
Vc4	0	0	0	0	0	3

40

以上のように本実施の形態1によれば、第1のスイッチ 回路1、第2のスイッチ回路2にダイオードを3つ用いた4ポート構成を用いることにより、従来のデュアルバンド対応の高周波スイッチからの回路規模の拡大を抑えた4パンド対応の高周波スイッチの構成が可能となる。

【0060】なお、以上までは、4パンド対応の高周波スイッチを前提として説明してきたが、本発明の高周波スイッチは、さらに多パンド対応の高周波スイッチであることも考えられる。その場合は、パンド数の2倍よりもポート数が少なくなるように、各送信端子が構成され 30ればよい。例えば、6パンド対応の高周波スイッチであれば、各送信端子が3パンドの送信信号を共用してもよく、2パンドの送信信号を共用する送信端子と、1パンドの送信信号を使用する送信端子とを、有して構成されてもよい。

【0061】(実施の形態2)次に、図3を参照しながら、本実施の形態2の高周波スイッチの構成について説明する。なお、図3は、本実施の形態2における高周波スイッチのブロック図である。

【0062】本実施の形態2の高周波スイッチ30は、本実施の形態1の高周波スイッチ10と同様に、第1の周波数帯(EGSM)、第2の周波数帯(AMPS)、第3の周波数帯(DCS)及び第4の周波数帯(PCS)のそれぞれにおける送信周波数帯および受信周波数帯を通過させるフィルタ機能を有した4パンド対応の高周波スイッチであって、第1、第2のスイッチ回路(送受信切換回路)1、2、および分波回路3を備えている。そこで、本実施の形態1の高周波スイッチ10と異なる部分について説明をする。

【0063】本実施の形態2の髙周波スイッチ30は、

第1のスイッチ回路1の複数のダイオードのオン・オフを切り換えるための制御電源端子と、第2のスイッチ回路2の複数のダイオードのオン・オフを切り換えるための制御電源端子が、本発明の第1の制御端子の一例である制御電源端子Vc31、本発明の第2の制御端子の一例であるVc32として共通化されている。

【0064】次に、図4を参照しながら、本実施の形態2の高周波スイッチ30の回路構成について説明する。なお、図4は、本実施の形態2における高周波スイッチの回路図であり、図2に示した本実施の形態1の高周波スイッチと対応する素子に関しては図2と同じ符号を用いている。なお、分波回路3、第1のローパスフィルタ12、第2のローパスフィルタ13は本実施の形態1で説明した回路構成と同様であるために、ここでは説明を割愛する。また、第1のスイッチ回路1、第2のスイッチ回路2に関しては本実施の形態1と異なる部分のみについて詳細に説明する。

【0065】第1のスイッチ回路1において、本発明の第1のダイオードの一例であるダイオードD1のアノードは、本発明の第1のインダクタの一例であるインダクタL17と第1及び第2のスイッチ回路1、2の共通の、本発明の第1のコンデンサの一例であるコンデンサC24との直列回路を介して接地されると共に、インダクタL17とコンデンサC24の接続点は、第1の共通の制御電源に接続される第1の制御電源端子Vc31に接続されている。

【0066】更に、本発明の第4のダイオードの一例であるダイオードD3のアノードは、本発明の第4のインダクタの一例であるインダクタL18と第1及び第2の 50 スイッチ回路1、2の共通の、本発明の第2のコンデン

サの一例であるコンデンサC25との直列回路を介して 接地されると共に、インダクタL18とコンデンサC2 5の接続点は、第2の共通の制御電源に接続される第2 の制御電源端子Vc32に接続されている。

【0067】また、第2のスイッチ回路2において、本 発明の第3のダイオードの一例であるダイオードD4の アノードは、本発明の第3のインダクタの一例であるイ ンダクタL19と第1及び第2のスイッチ回路1、2の 共通のコンデンサC24の直列回路とを介して接地され ると共に、インダクタL19とコンデンサC24の接続 10 点は、第1の制御電源端子Vc31に接続されている。 【0068】更に、本発明の第2のダイオードの一例で あるダイオードD6のアノードは、本発明の第2のイン ダクタの一例であるインダクタL20と第1及び第2の スイッチ回路1、2の共通のコンデンサC25との直列 回路を介して接地されると共に、インダクタL20とコ

【0069】なお、インダクタL17~L20は、EG SM及びAMPSの送信、受信信号の周波数帯で十分に 20 大きなインピーダンスとなるようなインダクタを選択す る。

ンデンサC25の接続点は、第2の制御電源端子Vc3

2に接続されている。

【0070】次に本実施の形態2の高周波スイッチ30 の動作について説明する。まず、EGSMまたはAMP Sの送信信号を送信する場合は、第1の制御電源端子V c31に3Vを印加し、第2の制御電源端子Vc32に は0 Vを印加し、第1のスイッチ回路1の内部端子21 と内部端子23とを接続状態にすることにより、EGS MまたはAMPSの送信信号は第1のローパスフィルタ 12、第1のスイッチ回路1、分波回路3を通過し、ア 30 ンテナから信号が送信される。

【0071】次に、EGSMの受信信号を受信する場合 は、第1及び第2の制御電源端子Vc31、Vc32に 0 Vを印加し、第1のスイッチ回路1の内部端子21と 第1の受信端子ERxとを接続状態にすることにより、 EGSMの受信信号は、アンテナから分波回路3、第1 のスイッチ回路1を通過して、第1の受信端子ERxに 送られる。

【0072】次に、AMPSの受信信号を受信する場合 は、第1の制御電源端子Vc31に0Vを印加し、第2 40 の制御電源端子Vc32に3Vを印加し、第1のスイッ

チ回路1の内部端子21と第2の受信端子ARxとを接 続状態にすることにより、AMPSの受信信号は、アン テナから分波回路3、第1のスイッチ回路1を通過し て、第2の受信端子ARxに送られる。

【0073】DCSまたはPCSの送信信号を送信する 場合は、第1の制御電源端子Vc32に3Vを印加し、 第2の制御電源端子Vc31には0Vを印加し、第2の スイッチ回路2の内部端子22と内部端子24とを接続 状態にすることにより、DCSまたはPCSの送信信号 は第2のローパスフィルタ13、第2のスイッチ回路 2、分波回路3を通過し、アンテナから信号が送信され

【0074】次に、DCSの受信信号を受信する場合 は、第1及び第2の制御電源端子Vc31、Vc32に 0 Vを印加し、第2のスイッチ回路2の内部端子22と 第3の受信端子DRxとを接続状態にすることにより、 DCSの受信信号は、アンテナから分波回路3、第2の スイッチ回路2を通過して、第3の受信端子DRxに送 られる。

【0075】次に、PCSの受信信号を受信する場合 は、第1の制御電源端子Vc31に0Vを印加し、第2 の制御電源端子Vc32に3Vを印加し、第2のスイッ チ回路2の内部端子22と第4の受信端子PRxとを接 続状態にすることにより、PCSの受信信号は、アンテ ナから分波回路3、第2のスイッチ回路2を通過して、 第4の受信端子PRxに送られる。

【0076】このように構成することにより、EGSM またはAMPSの送信信号を送信する場合と、DCSま たはPCSの送信信号を送信する場合が同時に発生する ことが無いため、送信端子EATxと送信端子DPTx との間のアイソレーションが十分に確保できるため、送 信時の高調波歪み信号の回り込みを抑えることができ

【0077】以上のように、第1の制御電源端子Vc3 1および第2の制御電源端子Vc32に制御電圧をオ ン、オフすることにより、本実施の形態の髙周波スイッ チの状態を変更することができる。表2は、このように 各制御端子に制御電圧をオン、オフさせる組み合わせを 一覧で示す。

[0078]

【表2】

雅 庄 (V)	EGSM AMPS 送信	受信 EGSM	AMPS 受信	DCS PCS 遊信	DCS 受信	PCS 受信
Vc31	3	0	0	0	0	3
Vc32	0	0	3	3	0	0

以上のように本実施の形態2によれば、制御電源端子に 接続するインダクタを第1から第4の周波数帯におい て、十分大きなインピーダンスとなるようなインダクタ 50 する電源端子を共通にし、制御電源端子数の削減が可能

を選択することにより、第1のスイッチ回路1、第2の スイッチ回路2の複数のダイオードのオン・オフを制御 となる。

【0080】また、上記とは反対に本実施の形態の高周波スイッチは、3バンド対応の高周波スイッチであることも考えられる。その場合は、例えば図3に示す高周波スイッチの例では、スイッチ回路1に接続されるEAtxが2バンド共用の送信端子であり、スイッチ回路2に接続されるDPTxが他の1バンド用の送信端子であり、DRxまたはPRxのいずれかは省略される。また20は、上記とは逆に、EATxが1バンド用の送信端子であり、DPTxが2バンド共用の送信端子であり、DPTxが2バンド共用の送信端子であり、ERxまたはARxのいずれかが省略される構成となる。

【0081】また、上記の3パンドの例のように、4パンド対応の高周波スイッチにおいても、スイッチ回路1に接続されるEATxが3パンド共用の送信端子であり、スイッチ回路2に接続されるDPTxが1パンド用の送信端子であることも考えられる。さらに、4パンドより多い多パンド対応の高周波スイッチにおいて、スイッチ回路1に接続される送信端子使用される対応パンドの数と、スイッチ回路2に接続される送信端子が使用される対応パンドの数とが異なることも考えられる。

【0082】上記のような場合には、本発明の髙周波スイッチは、スイッチ回路1の切換対象となる送信経路と、スイッチ回路2の切換対象となる受信経路と、を同時に分波回路3に接続するように制御する第1の共通の制御端子と、スイッチ回路2の切換対象となる送信経路と、スイッチ回路1の切換対象となる受信経路と、を同時に分波回路3に接続するように制御する第2の共通の制御端子と、を備える構成であればよい。

【0083】(実施の形態3)次に、図5及び図6を参照しながら、本実施の形態3の高周波スイッチの構造について説明する。なお、図5(a)は本実施の形態3における高周波スイッチ(表側)の説明図であり、図5

(b) は本実施の形態3における高周波スイッチ(裏側)の説明図であり、図6は、本実施の形態3における高周波スイッチの分解斜視図の一部である。

に応じて適宜に選択されるものである。

【0085】なお、誘電体層としては、フォルステライト系あるいはアルミナを主成分とする化合物などのセラミック粉体に低融点ガラスフリットを混合したいわゆるガラスセラミック基板を用いることができる。また、そのセラミック粉体に有機パインダおよび有機溶媒を混合して得られたスラリーを成形したグリーンシートには、多層配線間を電気的に接続するための多数のピアホールがメカニカルパンチングまたはレーザ加工により穿孔されている。

【0086】所定のグリーンシート上には、銀(あるいは金や銅)の粉体を導電体の主成分とする導電性ペーストを用いて印刷を行い、配線パターンを形成すると共に、各グリーンシートの配線パターンを層間接続するためのピアホール内に同じく導電性ペーストを印刷充填することにより、ストリップラインおよびコンデンサ電極が形成されている。

【0087】このようにして得られた複数のグリーンシートを正確に位置合わせして、誘電体層DLを順に積層し、一定の条件下において加温および加圧することによって、一体化された積層体を得ることができる。この積層体を乾燥後、酸化雰囲気中の焼成炉にて400~500度で焼成してグリーンシート内の有機パインダをパーンアウトし、導電体の主成分として、(1)金や銀の粉体を用いた場合は通常の空気中で、(2)銅の粉体を用いた場合には不活性ガスあるいは還元性雰囲気中で、約850~950度の温度範囲において焼成することにより、最終的に積層体50を得ることができる。

【0088】図5に示すように、高周波スイッチを構成する各種のストリップラインおよびコンデンサが内蔵された多層構造を有する積層体50の上面には、ダイオードD1~D6、およびコンデンサや抵抗などのチップ部品SD1~SD6が、積層体50の上面に形成されたそれぞれの端子T1を介して搭載され、積層体50の内部回路に電気的に接続されている。

【0089】また、積層体50の裏面には、高周波スイッチを電子機器のメイン基板に表面実装するための複数の端子T21~T32が形成されている。なお、これらの端子T1、T21~T32の形成は、前述のような導 1 電性ペーストを印刷、パターニングすることにより行われている。

【0090】次に、このような多層構造を有する高周波スイッチの配線パターンの積層構造についていくつかの例を挙げながら説明する。

【0091】誘電体層DL5上のストリップライン電極パターンは、ピアホール電極Vp11、Vp21を介して誘電体層DL4上のストリップライン電極パターンへ層間接続される。また、誘電体層DL4のストリップライン電極パターンは、ピアホール電極Vp12、Vp22を介して誘電体層DL3のストリップラインパターン

へ層間接続される。このようにして、例えば、インダクタ17を構成するストリップラインL17およびインダクタ19を構成するストリップラインL19は、それぞれピアホール電極を介して順次に誘電体層DL1~DL5の5層にわたって接続されている。

【0092】また、コンデンサC3、C4は、誘電体層DL1上にコンデンサC3の電極パターンを設け、誘電体層DL2上にコンデンサC3、C4が共用する電極パターンを設け、誘電体層DL3上にコンデンサC4の電極パターンを設けることにより、直列に接続されている。

【0093】同様にそれぞれのストリップライン電極パターン、コンデンサ電極パターン及びピアホール電極を適宜配置し、積層体50の表層に実装されたダイオード等と適宜、電気的に接続することにより、図4に示す高周波スイッチの回路を積層体50に構成する。なお、図6に示したストリップラインL17、L19、コンデンサC3、C4は図4に示すインダクタ、コンデンサとそれぞれ対応している。

【0094】このようにして、ストリップラインやコンデンサの構成がなされているが、本実施の形態3における高周波スイッチの入出力端子は全てビアホールを介して積層体50の裏面に集結されているため、電子機器のメイン基板に実装される際の実装面積を小さく抑えることが可能になる。

【0095】また、ストリップラインL17とストリップラインL20を積層方向に重ならないように配置することにより、ストリップライン間の結合を防ぐことが可能となり、第1の高周波スイッチ1及び第2の高周波スイッチ2の間のアイソレーションを十分に確保すること 30が可能となる。

【0096】さらに、積層方向に対してストリップラインL17とストリップラインL20の間に、接地電極パターン80を配置することにより、さらに第1の高周波スイッチ1と第2の高周波スイッチ2の間のアイソレーションを向上させることが可能となる。

【0097】なお、本実施の形態3ではインダクタL17とインダクタL20の間の関係について説明したが、インダクタL18とインダクタL19の間でも、同様の効果が得られる(図7参照)。

【0098】また、誘電体層DL5には、インダクタL1を構成するストリップラインL1が配置されているが、ストリップラインL17、L19の線幅を、ストリップラインL17、L19以外のストリップラインの線幅より細くすることにより、小面積で大きなインダクタ値を持つインダクタの構成が可能となり、併せて他のストリップラインとの干渉を防ぐことができる。また、同様のことはストリップラインL18、L20についても当てはまる。

【0099】また、積層体50の底面に形成された複数 50

の端子を、T26を送信端子EATxに接続する端子電極とし、T25を第1の制御電源端子Vc1に接続する端子電極とし、T24を第4の受信端子PRxに接続する端子電極とすることにより、第1の制御電源端子Vc1からの線路の引き回しを最低限に抑えることが可能となり、デバイスの小型化に貢献できる。また、高周波信号の通過する端子電極間に、DC信号のみが通過する制御電源端子を配置することにより、端子間のアイソレーションも確保することができる。

10 【0100】同様に、T28を送信端子DPTxに接続する端子電極とし、T29を第2の制御電源端子Vc2に接続する端子電極とし、T30を第2の受信端子ARxに接続する端子電極とすることにより、同様の効果が得られる。

【0101】また、T21、T23、T27、T31を、例えば携帯電話のメイン基板の接地電極と接続するための接地端子電極とし、T22を第3の受信端子DRxに接続する端子電極とし、T32を第1の受信端子ERxに接続する端子電極とする。これにより、第1の受信端子ERxと、第2の受信端子ARxとの間の、近接する受信周波数帯の信号の干渉、及び第3の受信端子DRxと、第4の受信端子PRxと間の、近接する受信周波数帯の信号の干渉を防ぐことが可能となる。

【0102】以上のように本実施の形態3によれば、誘電体を用いて高周波スイッチを積層体として実現することにより、デバイスの小型化、低背化に寄与することが可能となる。また、共通の制御電源端子に接続するためのインダクタとして線幅の細いストリップラインを用いることにより、小面積で構成することが可能となり、さらに、他素子との干渉を防ぐことができる。また、高周波スイッチの入出力端子及び接地電極は全てビアホールを介して積層体の裏面に集結されているため、電子機器のメイン基板に実装される際の実装面積を小さく抑えることが可能になる。

【0103】なお、以上までの説明では、ダイオードを 用いて各経路を切換えるとしてきたが、他の素子を用い て各経路を切換える構成であってもよい。

【0104】なお、本発明の高周波スイッチを用いた高 周波無線機器が本発明に含まれることは、いうまでもな 40 い。

[0105]

【発明の効果】本発明によれば、小型の複数バンド対応 の高周波スイッチ、および高周波無線機器を提供するこ とができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における高周波スイッチのプロック図

【図2】本発明の実施の形態1における高周波スイッチの回路図

【図3】本発明の実施の形態2における高周波スイッチ

のブロック図

【図4】本発明の実施の形態2における高周波スイッチ の回路図

【図5】(a)本発明の実施の形態3における髙周波ス イッチ(表側)の説明図

(b) 本発明の実施の形態3における高周波スイッチ (裏側) の説明図

【図6】本発明の実施の形態3における、高周波スイッ チの一部の分解斜視図

【図7】本発明の実施の形態3における、高周波スイッ 10 12,13 ローパスフィルタ (LPF)

チの一部の分解斜視図

【図8】従来の髙周波スイッチのブロック図

【図9】EGSM、AMPS、DCS、およびPCSの 対応周波数帯の説明図

【符号の説明】

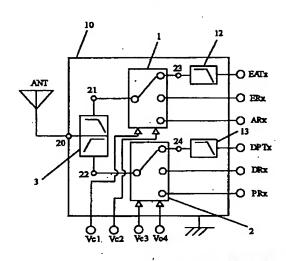
1, 2 スイッチ回路(送受信切換回路)

3 分波回路

20 アンテナ端子

21, 22, 23, 24 内部端子

[図1]



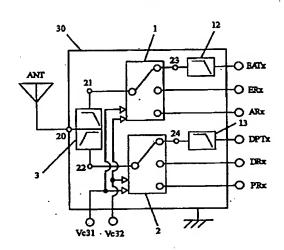
1, 2 スイッチ回路 (送受信切換回路)

3 分波回路

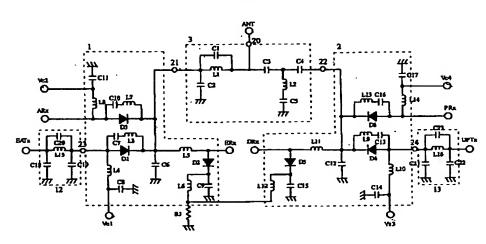
12, 13 ローパスフィルタ (LPF)

21, 22, 23, 24 內部蝸子

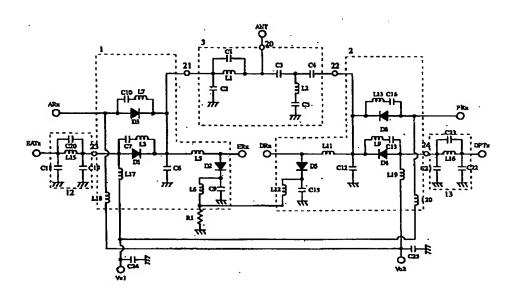
【図3】



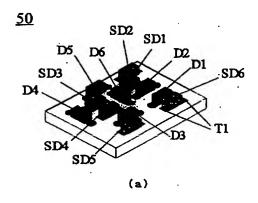
【図2】

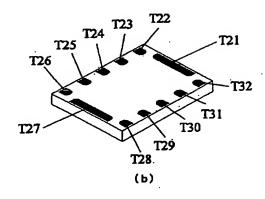


[図4]

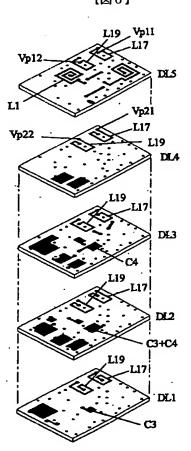


【図5】

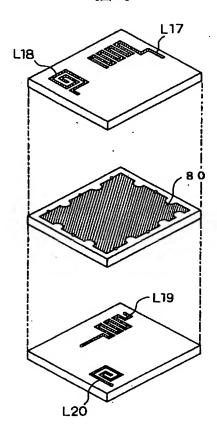




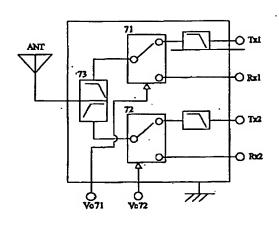
【図6】



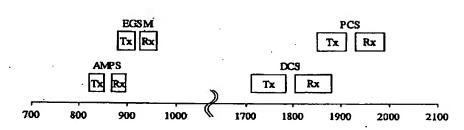
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 中久保 英明

京都府京田辺市大住浜55番12号 松下日東

電器株式会社内

(72)発明者 山田 徹

大阪府門真市大字門真1006番地 松下電器

· 産業株式会社内

Fターム(参考) 5K011 BA03 DA22 DA27 DA29 FA01

JA01 KA01